

SYSTÈMES ÉLECTRONIQUES, RÉSEAUX et IMAGES

Professeur responsable : Jacques WEISS

SERI

COURS	TD / BE	EXAMENS	MATIÈRES	Crédits ECTS
15 h	6 h	1 EE	1 - ÉLECTRONIQUE Technologies microélectroniques	1
16,5 h	12 h	1 Exp	Architectures matérielles (FPGA et processeurs)	2
21 h	6 h	1 Exp	2 - SYSTÈMES Conception des systèmes intégrés (SOC)	2
15 h			Validation et test des systèmes électroniques	1
12 h	6 h	1 EE	3 - RÉSEAUX Transmissions numériques	2
12 h		1 Exp	Réseaux de communication et de diffusion	1
13,5 h	3 h	1 EO	4 - IMAGES Compression des images et du son	2
6 h	6 h		Analyse et synthèse d'images	1
	18 séances		5 - ÉTUDES ET PROJET Trois études	4
	50 séances		Étude industrielle ou Projet	8
			6 - Mineures et langues Six mineures	12
			Séminaire	2
			Langues	2
			7 - TRAVAIL DE FIN D'ÉTUDES	20
111 h	39 h 68 séances études	6 examens		
	5 mois avril à septembre			

E* est un examen commun à plusieurs cours ; (écrit ou oral ou exposé)

EE : examen écrit.

La majeure de troisième année “Systèmes Électroniques, Réseaux et Images ” vise à former des ingénieurs de haut niveau dans le domaine de l’ingénierie des systèmes électroniques et notamment des systèmes embarqués et nomades.

Elle s’articule autour de trois axes majeurs :

- le traitement de signaux et d’informations pris notamment dans les domaines du multimédia, les communications numériques et les réseaux,
- l’électronique et l’architecture des systèmes analogiques et numériques respectant l’ensemble des contraintes imposées par l’application (Microprocesseurs, DSP, FPGA, SOC, ...),
- le management de la conception incluant les “méthodes et outils” nécessaires à l’ingénieur pour spécifier, concevoir, réaliser, tester et qualifier les produits électroniques.

Électronique

TECHNOLOGIES MICROÉLECTRONIQUES

15h C/ 6h BE / 1 examen / 2 crédits ECTS

SERITM

Gilles Tourneur (7h30), Christian Moreau (7h30)

Différentes étapes technologiques : procédés mis en œuvre et équipement

Obtention du matériau Silicium. Oxydation thermique. Isolation localisée. Épitaxie, diffusion, implantation ionique. Photolithographie. Dépôts de silicium polycristallin et de diélectriques. Gravure. Dépôts des métallisations.

Filières technologiques

Bipolaire : description de la technologie, réalisation de transistors NPN, PNP, diodes, résistances, capacités. MOS : NMOS, CMOS.

Défauts, mécanismes de dégradation et améliorations technologiques

Latch-up. Vieillesse par électrons chauds. Oxyde. Métallisations.

Évolution des technologies des circuits intégrés

CMOS submicronique. BICMOS. Technologie Arséniure de Gallium, silicium sur isolant.

Rappels sur la conception analogique bipolaire

Méthodologie, approches et outils de conception ASIC (prédifusés, précaractérisés ou ciselés, ...). Structures élémentaires intégrées, amplificateurs opérationnels, références de courant et de tension (Band Gap), ...

Bibliographie :

M. MADOU, “Fundamentals of microfabrication”, CRC Press, 1997.

P. RAI-CHOUDHRY (Ed), “Handbook of Microlithography, micromachining and microfabrication”, SPIE Press, 1997.

ARCHITECTURES MATÉRIELLES (FPGA et PROCESSEURS)

16h30 C / 12h BE / 1 examen / 2 crédits ECTS

SERIAM

Pierre Leray (6h), Jacques Weiss (9h), Renaud Séguier (1h30)

Les microprocesseurs et les composants programmables constituent le cœur de la plupart des réalisations électroniques ; on en trouve dans tous les domaines, notamment : l’informatique (de la calculatrice à l’ordinateur), l’automobile (ABS, injection, ...), l’automatique (automates programmables, contrôle de processus, ...), l’électronique domestique (thermomètre, télécommande, carte à puce, ...).

Composants programmables (4,5 h C)

Les composants programmables permettent de réaliser des fonctions arithmétiques logiques très rapides avec un temps de développement très court. Depuis quelques années, leurs performances, en terme de taille, de plusieurs millions de portes et de vitesse, de quelques centaines de MHz, permettent l’intégration d’un système numérique complexe ; la possibilité d’intégrer des cœurs de processeurs ouvre de nouveaux horizons d’applications tels que les SoPC (System on a Programmable Chip).

Parallèlement aux progrès des technologies des composants, les outils et les méthodologies de développement ont su évoluer pour permettre une conception rapide et performante.

L’objectif de ce cours est de situer les composants programmables par rapport aux autres moyens de réalisation et d’analyser les principales architectures rencontrées sur le marché (Actel, Atmel, Altera, Xilinx, ...) ; cette analyse permet d’apprécier les améliorations apportées par les nouvelles architectures et de trouver la bonne adéquation par rapport à la fonction à intégrer ; afin de tirer le meilleur parti des composants programmables, les outils et la méthodologie de développement associés sont également présentés.

Approches de conception et marché des composants programmables

Critères de choix d'une filière technologique : les aspects techniques, industriels et économiques.

Architectures des composants programmables

Du PAL au FPGA, en passant par les CPLD : analyse des éléments de base (cellules et E/S) et des structures d'interconnexions. Évolution des familles. et position par rapport au marché.

Méthodologies et outils de développement

Environnements de développement.

Présentation du langage VHDL, langage de description des circuits et des systèmes numériques. Application à la simulation fonctionnelle et à la synthèse logique.

Utilisation des composants programmables

Domaines d'application (traitement du signal, télévision numérique, SoPC, ...). Performances et limitations technologiques internes et externes au composant.

Processeurs et Systèmes informatiques (12 h C)

Ce cours présente les principaux concepts architecturaux utilisés dans les microprocesseurs, microcontrôleurs et cœurs de processeurs, en justifiant leurs mises en œuvre par la recherche de la meilleure adéquation architecture applications ; l'accent est mis sur l'environnement du processeur pour la constitution d'un système, qu'il soit « ouvert » (architecture d'un PC) ou embarqué.

Structure et organisation des systèmes programmés

Unité centrale. Mémoire, bus de communication, Eléments périphériques.

Architectures des processeurs

Approches CISC, RISC, VLIW, DSP ; microprocesseurs, microcontrôleurs et cœurs de processeurs

Optimisation des performances

Structures pipe-line, super-scalaire; gestion des conflits.

Structuration de l'espace mémoire, concept de cache.

Prédiction de branchements, de valeurs. Exécution spéculative, Hyper-threading

Architecture des opérateurs numériques

Représentation des nombres. Algorithmes de conversion.

Structures des opérateurs : Addition, Soustraction, Multiplication, Division..

Architecture de systèmes de calcul intensif

Architectures de calcul pour le traitement du signal : structures parallèles, pipe-lines, systoliques.

Processeurs dédiés : DSP (Digital Signal Processor)

Processeurs spécialisés pour des applications graphiques et de calcul intensif : GPU (Graphic Processor Unit) et GPGPU (General Purpose Graphic Processor Unit)

Bibliographie :

J.L. HENNESSY, D.A. PATTERSON, "Computer Architecture, A Quantitative Approach", 3rd edition, M. Kaufmann, 2002.

W. STALLINGS, "Computer Organization and Architecture", 5th ed., 2000.

R. AIRIAU & al, "VHDL, langage, modélisation, synthèse", 2ème édition.

J. RUDMAN, "Digital Computer Operator", Paperback.

Systemes Électroniques

CONCEPTION DE SYSTÈMES INTÉGRÉS (SOC)

21h C / 6h BE / 1 examen / 2 crédits ECTS

SERICSI

Didier Louis (9h), Christophe Moy (3h), Amor Nafkha (3h), études de cas : Gérard Taroni (3h), Daniel Le Guennec (3h)

Les SoC (System on a Chip) résultent de l'augmentation de la puissance de traitement des équipements électroniques et des possibilités d'intégration offertes par la technologie ; ainsi, on regroupe sur une même puce un ou plusieurs processeurs, de la mémoire et de la logique hardware ; Il faut alors employer une méthodologie et des outils adaptés, de la conception jusqu'à la validation.

Introduction :

Le marché, les prix, l'intégration, les technologies actuelles

Les techniques de conception, description et comparaison

Technologies ASIC - Les relations fondeur /concepteur

Conception des bibliothèques de circuits

Des circuits de base aux fonctions complexes (blocs IP) - Le self test des mémoires intégrées

La conception électrique - la conception physique

Le System On a Chip

Les composants d'un SOC

Les cœurs de processeurs - Les bus de communication - Les fonctions re-utilisables.

Le Reuse Methodology Manual.

La conception des SOC

Spécification - Conception fonctionnelle, architecturale, matérielle.

Conception système : les plates-formes.

Conception des mémoires

DRAM - SRAM - Mémoires non volatiles.

Conception des systèmes complexes, évolutions des approches de conception

Flot de conception de haut niveau de systèmes hétérogènes

Flot de conception en SystemC : description de circuits et systèmes en C++.

Partitionnement logiciel-matériel. Cosimulation, modélisation

Différents niveaux d'abstraction (UTF, TF, TLM, RTL, ...).

Optimisation et Recherche opérationnelle

Théorie des graphes. Ordonnancement. Allocation de ressources. Parallélisation des opérations

Bibliographie :

Jean-Philippe Babau, Joël Champeau, Sébastien Gérard, "From Model Driven Engineering (MDD) Concepts to Experimentations and Illustrations", Editions ISTE (2006)

VALIDATION ET TEST DES SYSTÈMES ÉLECTRONIQUES

15h C / 1 examen / 1 crédit ECTS

SERIVTSE

Dominique Guérin (3h), Daniel Lambert (6h), Jacques Weiss (6h)

Le test des systèmes est un maillon de la stratégie des fabricants, il permet de mesurer la qualité et la fiabilité des produits et donc de valider l'ensemble de la chaîne de production. Compte tenu de la complexité et des performances croissantes des systèmes, les équipements de test sont de plus en plus coûteux, ce qui impose des stratégies de conception facilitant le test pour en réduire le coût. Le test doit être réalisé à chaque étape de fabrication du produit (du composant intégré au système fini, en passant par la carte imprimée), les équipements et les stratégies de test seront alors adaptés au contexte ; la caractérisation et la maintenance posent également des contraintes spécifiques.

Mise en œuvre du test

Intégrité du signal, caractérisation des interconnexions, sources de perturbations, notions de CEM.

Alimentation des systèmes et réjection des parasites

Circuits d'alimentation, composants spécifiques, découplage.

Caractérisation

Vérification fonctionnelle, caractérisation statique et dynamique, test fonctionnel et paramétrique. Diagnostic et localisation des défauts. Banc de test : organisation et flux quantitatif de test.

Test de cartes imprimées

Test visuel. Test in-situ. Test fonctionnel, norme JTAG.

Test de circuits intégrés.

Test avec et sans contact. Test des circuits mixtes : analogique et numérique.

Évolutions et tendances

CAO et équipements de test. Jusqu'où peut-on tester ? Évolutions des approches de conception et de test.

Testabilité

Problèmes liés au test des CI. Modélisation des fautes ; analyse et mesure de la testabilité ; simulation de fautes. Génération automatique des vecteurs de test (ATPG). Conception en vue du test.

Réseaux

TRANSMISSIONS NUMÉRIQUES

12h C / 6h BE / 1 examen / 2 crédits ECTS

SERITNM

Dominique Leroux (7,5h) , Yves Louët (4,5h).

La transmission fiable d'informations numériques dans un environnement perturbé nécessite l'utilisation de méthodes appropriées. L'objectif de ce cours est de présenter les modulations numériques, leurs performances et de montrer comment l'association du codage et des modulations permet d'améliorer les performances d'une transmission.

Canaux de transmission

Modélisations des canaux hertziens radio-mobiles, à l'intérieur des bâtiments ; modélisations des canaux filaires, lignes à courants porteurs, lignes téléphoniques.

Rappel des modulations numériques

MAQ (QAM) , MDP (PSK) , QAM décalée.

Démodulation cohérente sur porteuse.

Principe, méthode, performances en présence d'un bruit additif.

Modulations multiporteuses

OFDM (DVB-T, ADSL). Principe. Réalisation à l'aide de FFT.

Principe du codage canal : COFDM.

Modulations à étalement de spectre

CDMA (UMTS, WiFi) , critère de choix de systèmes de modulation.

Synchronisation de la porteuse, récupération du rythme.

Bureaux d'étude de synthèse :

- Modulations MAQ-16, probabilités d'erreurs, comparaison avec MDP-2, effet d'une mauvaise synchronisation.
- Simulation d'une chaîne de transmission ; mise en évidence des propriétés des filtres adaptés et des filtres de Nyquist.
- Exemple d'application de l'OFDM : le DAB (Digital Audio Broadcasting).

Bibliographie :

J.C. BIC, D. DUPONTEIL, J.C. IMBEAUX, "Éléments de communications numériques - Transmission sur fréquence porteuse", Collection technique et scientifique des télécommunications, CNET-ENST, Dunod, 1986.

J.G. PROAKIS, "Digital communications", McGraw-Hill International Editions, 1995.

M. ENGELS, "Wireless OFDM systems", Kluwer Academic Publishers, 2002.

N. BLAUNSTEIN, "Multipath phenomena in cellular networks", Artech House Books, 2003.

RÉSEAUX DE COMMUNICATION ET DE DIFFUSION

12h C / 1 examen / 1 crédit ECTS

SERIRCD

Véronique Alanou (4,5h), Étienne Chevreau (3h), Eric Deniau (3h), Jacques Weiss (1,5h)

Un spécialiste de l'architecture et de l'intégration des systèmes électroniques est doublement concerné par les réseaux d'informations : à la fois comme concepteur de systèmes et d'équipements et comme utilisateur. Ce cours complète les connaissances acquises en tronc commun et décrit les réseaux longues distances des opérateurs, les réseaux sans fil (radio) ou à courants porteurs de communication (informatique et téléphonie) et de diffusion (télévision).

Protocoles de réseaux longues distances (WAN)

Le protocole ATM (Asynchronous Transfer Mode): couche physique, couche ATM, couches d'adaptation (AAL). La signalisation ATM, le contrôle d'admission.

Le relais de trame (Frame Relay) : la signalisation, le contrôle d'admission.

Multi Protocol Label Switching (MPLS) : rappels sur IP (Internet Protocol), Quality of Service (QoS), Virtual Private Network (VPN).

Réseaux de communication sans-fil (WiFi, WiMAX, Bluetooth et ZigBEE)

Protocoles et topologie

Courants porteurs

Introduction aux Courants Porteurs en Ligne (CPL). État de l'art. Contraintes et choix techniques.

Réseaux de téléphonie mobile (GSM, UMTS)

Protocoles et topologie ; maillage et planification des fréquences

Réseaux de télévision numérique nomade et mobile (TNT et DVB-H)

Protocoles et topologie des réseaux de diffusion ; maillage et planification des fréquences

Bibliographie :

H. NUSSBAUMER, "Téléinformatique", volumes 1 à 4, Presses Polytechniques Romandes.

G. PUJOLLE, "Les réseaux", Eyrolles

P. ROLIN, "Réseaux hauts débits - Réseaux et télécommunications", Hermes.

A. TANENBAUM, "Réseaux", Prentice Hall - InterEditions.

A. TANENBAUM, "Réseaux : Architectures, protocoles, applications", InterEditions.

C. SERVIN, "Télécoms, de la transmission à l'architecture de réseaux", Collection Systèmes distribués.

Images

COMPRESSION DES IMAGES ET DU SON

13,5h C / 3h BE / 1 examen / 2 crédits ECTS

SERICIS

Pierre Leray (7h30), Jacques Weiss (6h)

En plus des fonctions de filtrage couramment rencontrées dans les systèmes de traitement, le traitement numérique permet la mise en œuvre d'algorithmes beaucoup plus performants tels que le filtrage adaptatif et la prédiction utilisés notamment dans les opérations de compression de la parole. L'implémentation temps réel de ces algorithmes nécessite de prendre en compte le temps de traitement et impose un compromis entre performance et nombre de calculs. Les structures multi-cadences vont dans ce sens. Enfin les propriétés des transformées (Transformées de Fourier, en cosinus, en ondelettes) facilitent également l'analyse et le traitement.

Le traitement numérique

Numérisation des signaux. Représentation des nombres. Fonctions de filtrage (structures et synthèse).

Bases de codage du signal

Propriétés statistiques du signal, méthodes de codage

Codages entropiques (Huffman, Arithmétique, LZW, Golomb).

Filtrage adaptatif. Prédiction linéaire

Algorithmes dans les domaines temporels et fréquentiels. Applications au traitement de la parole.

Systèmes de traitement multi-cadence

Structures. Banc de filtres. Codage en sous-bandes.

Transformées (Fourier, DCT, ondelettes, ...)

Algorithmes. Propriétés. Exploitation des espaces transformés.

Compression du son et des images (MPEG)

Compression du signal audio dans les radiocommunications et la télévision numériques (CELP, MUSICAM, Dolby AC3).

Compression des images : transformation, quantification, estimation de mouvement, ...

Compression des images fixes (JPEG, JPEG2000, ...)

Standards MPEG -1, -2 et -4/AVC, DCI (cinéma numérique)

Bibliographie :

M. BELLANGER, "Traitement numérique du signal : théorie et pratique", Dunod.

V.K. MADISSETTI, D.B.WILLIAMS, "The Digital Signal Processing Handbook", CRC Press.

P.P. VAIDYANATHAN, "Multirate Systems and Filter Bank", PTR Prentice Hall.

B. GOLD B, N. MORGAN, "Speech and Audio Signal Processing", Wiley.

S.J. SOLARI, "Digital Video and Audio Compression", McGRAW-HILL.

D.E. GOLDBERG, "Genetic Algorithms in Search, Optimization and Machine Learning", Ed. Addison-Wesley 1989.

ANALYSE ET SYNTHÈSE D'IMAGES

6h C / 6h BE / 1 examen / 1 crédit ECTS

SERIASI

Renaud Séguier (6h)

Ce module vise à donner des bases en analyse d'image 2D (filtrage, segmentation) et en synthèse d'image 3D (maillage, traitement des textures, morphing).

En reconnaissance de formes, nous présentons les méthodes globales et structurelles classiques et finissons par de très récents outils : les modèles actifs d'apparence qui permettent de modéliser et de synthétiser en 3D les objets filmés pour mieux les comprendre.

Une présentation de l'implémentation des algorithmes sur des plates-formes génériques ou spécialisées est faite, avec une recherche d'optimisation des performances.

Analyse d'image (traitements, reconnaissance de forme)

Synthèse d'image 3D

Implémentation (Accélérateurs graphiques, GPU, GPP, OpenGL)

Études et projet

ÉTUDES

Les élèves, répartis en trinômes, effectuent trois études, de type mini projet, d'une durée respective de 36, 27 et 18 heures (soit respectivement 8, 6 et 4 séances), durant lesquelles une grande part d'initiative leur est laissée pour bâtir, diriger et interpréter leur expérimentation. Les thèmes abordés permettent de mettre en application les points fondamentaux abordés au cours de l'enseignement oral de l'option et d'acquérir l'expertise scientifique et technique indispensable attendue de cette formation. Les thèmes proposés sont les suivants :

- Étude et réalisation d'un système numérique basé sur une approche SOC/SOPC (System On Chip) pour traitement de données ou du signal dans les domaines du son, de l'image et des communications.
- Mise en œuvre d'un OS temps réel sur DSP dans une application de traitement du signal.
- Conception d'un circuit intégré analogique

ÉTUDE INDUSTRIELLE OU PROJET

Une étude industrielle ou un projet de conception et de réalisation d'un ensemble est mené par chaque groupe d'élèves tant du point de vue des études théoriques et expérimentales que de celui de la méthodologie et de la réalisation. Les problèmes à traiter sont proposés par des entreprises ou des enseignants-chercheurs du Laboratoire ; ils sont en relation directe avec des applications industrielles d'une part et avec les domaines abordés dans l'enseignement d'autre part.

Les sujets sont attribués au plus tard à la fin du premier trimestre scolaire et la réalisation du projet occupe, au cours du deuxième trimestre, une part croissante des activités des élèves. Cette étude longue, parsemée de réunions d'avancement des travaux donnant lieu à des exposés et des rapports détaillés sera également l'occasion de mettre en œuvre le gestion de projet. Une présentation finale mettra en évidence les résultats obtenus.

Liste des professeurs intervenant dans la majeure SERI

Véronique ALANOU	Ingénieur ESEO, Professeur, campus de Rennes
Étienne CHEVREAU	Ingénieur Supélec, Technical Manager, SPIDCOM Technologies, Bourg-la-Reine
Eric DENIAU	Ingénieur Supélec, VP Engineering, ENENSYS, Rennes
Dominique GUÉRIN	Ingénieur Support outils CAD, S.A. ATMEL, Nantes
Daniel LAMBERT	Docteur de l'Université de Paris VI, Responsable Design physique des cartes électroniques, BULL, Les Clayes-sous-bois
Pierre LERAY	Ingénieur INSA, Professeur, campus de Rennes
Dominique LEROUX	Ingénieur ESME, Enseignant-chercheur à TÉLECOM Bretagne, Brest
Yves LOUËT	Ingénieur ISITV, Docteur de l'Université de Rennes I, Professeur, campus de Rennes
Didier LOUIS	Ingénieur ECL et Supélec, Chef d'applications de Télécommunication, IBM France, Corbeil-Essonnes
Christian MOREAU	Ingénieur INSA, Responsable du domaine d'expertise composants, CELAR, Bruz (35)
Christophe MOY	Ingénieur INSA, Docteur INSA, Professeur, campus de Rennes
Amor NAFKHA	Ingénieur SUP'COM Tunis, Docteur de l'Université de Bretagne Sud, Professeur, campus de Rennes
Renaud SÉGUIER	Docteur de l'Université de Rennes I, Professeur, campus de Rennes
Gérard TARONI	Ingénieur ISEP, Responsable conception ASICs, IBM France, Corbeil Essonnes
Gilles TOURNEUR	Ingénieur Supélec, Docteur de l'Université de Rennes I, Professeur, campus de Rennes
Jacques WEISS	Ingénieur Supélec, Docteur de l'Université de Rennes I, Professeur, campus de Rennes